

EUROPEAN PATENT OFFICE

Patent Abstracts of Japan

PUBLICATION NUMBER : 62244170
PUBLICATION DATE : 24-10-87

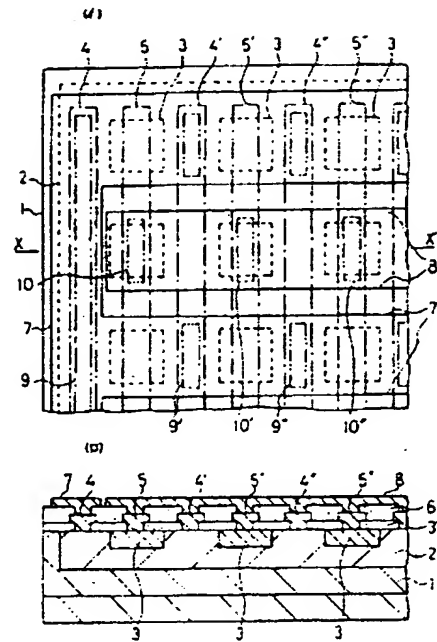
APPLICATION DATE : 17-04-86
APPLICATION NUMBER : 61088915

APPLICANT : SANYO ELECTRIC CO LTD;

INVENTOR : YUZAWA SHIRO;

INT.CL. : H01L 29/72

TITLE : TRANSISTOR



ABSTRACT : **PURPOSE:** To facilitate a pattern wiring in a transistor by forming pectinated thick second base electrodes and second emitter electrodes extending in a direction perpendicular to first base electrodes and first emitter electrodes to prevent a voltage from dropping, a switching speed from being decelerated and a breakdown withstanding voltage from decreasing.

CONSTITUTION: A base region 2 formed in a semiconductor substrate 1 to be come a collector region, a multiemitter region 3 formed in the region 2, and a first insulating layer 3' covered on the regions are formed. First base electrodes 4, 4',... and first emitter electrodes 5, 5',... formed alternately in a stripe state extending parallel to one direction in ohmic contact with the regions 2, 3 through the layer 3' and a second insulating layer 6 covered thereon are formed. Further, pectinated second emitter electrodes 7 and second base electrodes 8 formed thicker than the width of the first electrode extending in a direction perpendicular to the electrode in ohmic contact with the electrode through the layer 6 are formed.

COPYRIGHT: (C)1987,JPO&Japio

BEST AVAILABLE COPY

⑩ 日本国特許庁(JP)

⑪ 特許出願公開

⑫ 公開特許公報(A)

昭62-244170

⑬ Int. Cl.⁴

識別記号

庁内整理番号

⑭ 公開 昭和62年(1987)10月24日

H 01 L 29/72

8526-5F

審査請求 未請求 発明の数 1 (全5頁)

⑮ 発明の名称 トランジスタ

⑯ 特 願 昭61-88915

⑰ 出 願 昭61(1986)4月17日

⑱ 発 明 者 丸 尾 成 人 群馬県邑楽郡大泉町大字坂田180番地 東京三洋電機株式会社内

⑲ 発 明 者 湯 澤 志 朗 群馬県邑楽郡大泉町大字坂田180番地 東京三洋電機株式会社内

⑳ 出 願 人 三 洋 電 機 株 式 有 限 公 司 守口市京阪本通2丁目18番地

㉑ 出 願 人 東京三洋電機株式会社 群馬県邑楽郡大泉町大字坂田180番地

㉒ 代 理 人 弁理士 西野 卓嗣 外1名

明 細 書

1. 発明の名称 トランジスタ

2. 特許請求の範囲

(1) 少なくともコレクタ領域となる半導体基板内に形成されるベース領域と該ベース領域に形成されるマルチエミッタ領域と前記コレクタ領域とベース領域およびマルチエミッタ領域を被覆する第1の絶縁層と該第1の絶縁層を介して前記ベース領域およびマルチエミッタ領域と夫々オーミックコンタクトしかつ一方方向で平行に延在しかつストライプ状に交互に形成される第1のベース電極および第1のエミッタ電極と該第1のベース電極および第1のエミッタ電極を被覆する第2の絶縁層と該第2の絶縁層を介して前記第1のベース電極および第1のエミッタ電極とオーミックコンタクトしかつ前記第1のベース電極および第1のエミッタ電極と直行する方向に延在される櫛歯状の第2のベース電極および第2のエミッタ電極とを備え、前記第1のベース電極および第1のエミッタ電極幅よりも夫々太く形成された第2のベース

電極および第2のエミッタ電極を具備することを特徴としたトランジスタ。

3. 発明の詳細な説明

(イ) 産業上の利用分野

本発明はトランジスタ、特に高電流容量化を図ったマルチエミッタ領域を有するトランジスタに関するものである。

(ロ) 従来の技術

従来よりトランジスタの電流容量の増大を図る構造としてはエミッタの有効面積を増大させることが知られている。この構造として著名なものにマルチエミッタ構造があり、実開昭59-135651号公報等がある。

前記公報によるトランジスタはN型のシリコン半導体基板より成るコレクタ領域と、P型のベース領域と、多数の島状のN型のマルチエミッタ領域とを備え、マルチエミッタ領域はボンディングパッドを形成するパッド予定領域を除くベース領域のほぼ全表面に均一に配置されている。

そして一点鎖線で示す如く基板表面のシリコン

特開昭62-244170(2)

酸化膜上に蒸着アルミニウムより成るベース電極およびエミッタ電極を形成する。ベース電極は前記ベース領域とオーミックコンタクトし且つボンディングパッド予定領域まで延在されており、エミッタ電極はマルチエミッタ領域にオーミックコンタクトしボンディングパッド予定領域まで延在されている。また両電極は同様の櫛歯形状をとっている。

また別のマルチエミッタ構造のものとして第2図(イ)・第2図(ロ)に示すトランジスタがあり、N型のシリコン半導体基板より成るコレクタ領域(21)と、点線で示す如くP型のベース領域(22)と、多数の島状のN型のマルチエミッタ領域(23)…(23)とを備え、マルチエミッタ領域(23)…(23)はベース領域(22)のほぼ全表面に均一に配置されている。基板(21)表面のシリコン酸化膜(24)上には一点鎖線で示す一層目の第1のベース電極(25)と第1のエミッタ電極(26)…(26)が形成され、第1のベース電極(25)は格子状になっているベース領域(22)のほぼ全表面とオーミックコンタクトし、

第1のエミッタ電極(26)…(26)は各マルチエミッタ領域(23)…(23)にオーミックコンタクトし多数の島状をなしている。前記第1のベース電極(25)および第1のエミッタ電極(26)はシリコン酸化膜等の絶縁膜(27)で被覆され、前記絶縁膜(27)上には実線で示す二層目の第2のベース電極(28)および第2のエミッタ電極(29)が形成される。第2のベース電極(28)は格子状になっている第1のベース電極(25)とオーミックコンタクトし、第2のエミッタ電極(29)は島状に散在した多数の第1のエミッタ電極(26)…(26)に夫々オーミックコンタクトして形成され、両電極とも櫛歯状に形成されている。

(ハ) 発明が解決しようとする問題点

上述した如く、従来のマルチエミッタ領域(23)…(23)を有するトランジスタに於いて、更にスイッチングスピードを高速にする際にはこのエミッタ領域(23)…(23)の寸法が依然として大きいために、エミッタ直下のベース領域における少数キャリアの走行距離が長くなりスイッチングス

ピードが遅くなる問題点を有していた。

また前述の問題点を解決すべく前記エミッタ領域(23)…(23)の寸法を小さく形成すると、少数キャリアの走行距離は短くなるが、前記櫛歯型のエミッタ電極(29)の電極幅を細くする必要が生じる。そのために前記電極幅を細くすると微細パターンを形成する必要が生じた電圧低下を生じる。従ってスイッチングスピードの低下、破壊耐量の低下等の問題点を生じてしまう。

(ニ) 問題点を解決するための手段

本発明は上述の如き問題点に鑑みてなされ、少なくともコレクタ領域となる半導体基板(1)内に形成されるベース領域(2)と該ベース領域(2)に形成されるマルチエミッタ領域(3)…(3)と前記コレクタ領域(1)とベース領域(2)およびマルチエミッタ領域(3)…(3)を被覆する第1の絶縁層(3')と該第1の絶縁層(3')を介して前記ベース領域(2)およびマルチエミッタ領域(3)…(3)と夫々オーミックコンタクトしかつ一方向で平行に延在しかつストライプ状に交互に形成される第1のベース電極

(4)・(4')…および第1のエミッタ電極(5)・(5')…と該第1のベース電極(4)・(4')…および第1のエミッタ電極(5)・(5')…を被覆する第2の絶縁層(6)と該第2の絶縁層(6)を介して前記第1のベース電極(4)・(4')…および第1のエミッタ電極(5)・(5')…とオーミックコンタクトしかつ前記第1のベース電極(4)・(4')…および第1のエミッタ電極(5)・(5')…と直行する方向に延在される櫛歯状の第2のベース電極(7)および第2のエミッタ電極(8)とを備え、前記第1のベース電極(4)・(4')…および第1のエミッタ電極(5)・(5')…幅よりも夫々太く形成された第2のベース電極(7)および第2のエミッタ電極(8)を具備することによって解決するものである。

(ホ) 作用

前述の問題点を解決すべく前記ベース領域(2)内に多数形成されるマルチエミッタ領域(3)…(3)の寸法を小さくすると、前記第1のベース電極(4)・(4')…および第1のエミッタ電極(5)・(5')…とオーミックコンタクトしかつ前記第1の

特開昭62-244170(3)

ベース電極(4)・(4')…および第1のエミッタ電極(5)・(5')…と直行する方向に延在される櫛歯状の第2のベース電極(7)および第2のエミッタ電極(8)のコンタクト孔(9)・(9')…、(10)・(10')…は、ストライプ状の電極(4)・(4')…、(5)・(5')…の長手方向に長く形成できるため第1の電極幅よりも太く形成できる。従って電圧低下の発生、スイッチングスピードの低下および破壊耐量の低下等を防止でき、更にはパターン配線も容易となる。

(ハ) 実施例

以下に本発明の一実施例を第1図(イ)・第1図(ロ)を参照しながら説明する。

先ず点線で示す如くシリコン半導体基板より成るコレクタ領域(1)と、該コレクタ領域(1)内に形成されるベース領域(2)と、該ベース領域(2)内に形成されるマルチエミッタ領域(3)…(3)とがある。

ここではマルチエミッタ領域(3)…(3)の寸法を小さくするために、実際にはマルチエミッタ領域

コンタクト孔は前記マルチエミッタ領域(3)…(3)の夫々対応する所に形成してある。更には第1図(イ)における一点鎖線で示したストライプ状の電極は第1列が第1のベース電極(4)、第2列が第1のエミッタ電極(5)、第3列が第1のベース電極(4')、第4列が第1のエミッタ電極(5')、…と一方向に延在し、第1のベース電極(4)・(4')…と第1のエミッタ電極(5)・(5')…が交互にアルミニウムの蒸着等により形成されている。

続いて前記第1のベース電極(4)・(4')…および第1のエミッタ電極(5)・(5')…を被覆する第2の絶縁層であるシリコン酸化膜等(6)と、該シリコン酸化膜(6)を介して前記第1のベース電極(4)・(4')…および第1のエミッタ電極(5)・(5')…とオーミックコンタクトしかつ前記第1のベース電極(4)・(4')…および第1のエミッタ電極(5)・(5')…と直行する方向に延在される櫛歯状の第2のベース電極(7)および第2のエミッタ電極(8)とでトランジスタは構成されている。

本構成は本発明の特徴とするところであり、前

(3)…(3)を前記ベース領域(2)のほぼ全面に均一に10個～10000個ほど形成する。またエミッタ拡散幅も狭く形成される。

次に前記コレクタ領域(1)とベース領域(2)およびマルチエミッタ領域(3)…(3)を被覆するように、前記半導体基板表面に形成される第1の絶縁層であるシリコン酸化膜(3')と、該シリコン酸化膜(3')を介して前記格子状になっているベース領域(2)および島状になっているマルチエミッタ領域(3)…(3)とを夫々オーミックコンタクトしかつ一方向で平行に延在しかつストライプ状に交互に形成される第1のベース電極(4)・(4')…および第1のエミッタ電極(5)・(5')…とがある。

ここで前記シリコン酸化膜(3')は例えばCVD法により形成される。そしてこのシリコン酸化膜(3')を蝕刻し、ここでは図示していないがコンタクト孔を形成する。第1のベース電極(4)・(4')…のコンタクト孔は第1のベース電極(4)・(4')…の長さ方向に一端から他端まで連続して形成しても良い。また第1のエミッタ電極(5)・(5')…の

第1のベース電極(4)・(4')…および第1のエミッタ電極(5)・(5')…幅よりも前記第2のベース電極(7)および第2のベース電極(8)を夫々太く形成することにある。

ここでは先ずストライプ状に交互に形成された前記第1のベース電極(4)・(4')…および第1のエミッタ電極(5)・(5')…を被覆するシリコン酸化膜(6)をCVD法等により形成する。ここでは他にシリコン窒化膜やPIQが考えられる。その後前記シリコン酸化膜(6)を蝕刻してこの後に形成する前記櫛歯状の第2のベース電極(7)および第2のエミッタ電極(8)のコンタクト孔(9)・(9')…、(10)・(10')…を形成する。このコンタクト孔は第1図(イ)に於いて2点鎖線で示されている如く、先ず第1列目の第1のベース電極(4)上に一端より他端まで長手方向に(9)の如く長く形成されており、次に第2列目の第1のエミッタ電極(5)と櫛歯状の第2のエミッタ電極(8)とが交差する前記第1のエミッタ電極(5)上に長手方向に(10)の如く形成されている。続いて第3列目の第1

特開昭62-244170(4)

のベース電極(4')と櫛歯状の第2のベース電極(7)とが交差する前記第1のベース電極(4')上に長手方向に(9')の如く形成されている。そして第4列目以降も同様に形成されている。一方櫛歯状の第2のベース電極(7)および第2のエミッタ電極(8)より考えるとコンタクト孔は(9)・(9')…、(10)・(10')…の如く夫々1つ飛びに形成されている。最後に前記コンタクト孔を介して前記ストライプ状の第1のベース電極(4)・(4')…および第1のエミッタ電極(5)・(5')…と直行する方向に櫛歯状の第2のベース電極(7)および第2のエミッタ電極(8)が例えばアルミニウムの蒸着等により形成される。

従って前記櫛歯状の第2のベース電極(7)および第2のエミッタ電極(8)のコンタクト孔をストライプ状の第1のベース電極(4)・(4')…および第1のエミッタ電極(5)・(5')…の長手方向に長く形成することで、前記第1のベース電極(4)・(4')…および第1のエミッタ電極(5)・(5')…幅よりも前記第2のベース電極(7)および第2のエ

ミッタ電極(8)を夫々太く形成することができる。そのため、電圧低下の発生、スイッチングスピードの低下および破壊耐量の低下を防止でき、更にはパターン配線も容易となる。

(1) 発明の効果

以上の説明からも明らかな如く、前記櫛歯状の第2のベース電極(7)および第2のエミッタ電極(8)のコンタクト孔(9)・(9')…、(10)・(10')…をストライプ状の第1のベース電極(4)・(4')…および第1のエミッタ電極(5)・(5')…の長手方向に長く形成することで、前記第1のベース電極および第1のエミッタ電極幅よりも前記第2のベース電極(7)および第2のエミッタ電極(8)を夫々太く形成することができる。そのため電圧低下の発生、スイッチングスピードの低下および破壊耐量の低下を防止でき、更にはパターン配線も容易となる。

4. 図面の簡単な説明

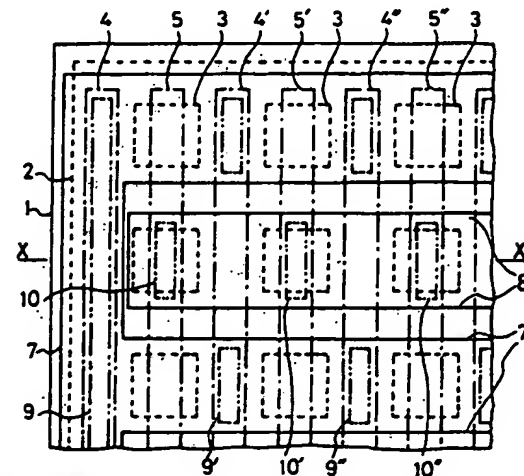
第1図(イ)は本発明の一実施例であるトランジスタの平面図、第1図(ロ)は第1図(イ)におけるX-X'線の断面図である。

—X'線の断面図、第2図(イ)は従来のトランジスタの平面図、第2図(ロ)は第2図(イ)におけるX-X'線の断面図である。

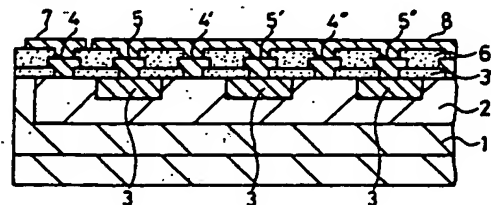
(1)はコレクタ領域、(2)はベース領域、(3)はマルチエミッタ領域、(3')はシリコン酸化膜、(4)・(4')…は第1のベース電極、(5)・(5')…は第1のエミッタ電極、(6)はシリコン酸化膜、(7)は第2のベース電極、(8)は第2のエミッタ電極、(9)・(9')…、(10)・(10')…はコンタクト孔である。

出願人 三洋電機株式会社 外1名
代理人 弁理士 西野卓嗣 外1名

第1図(イ)

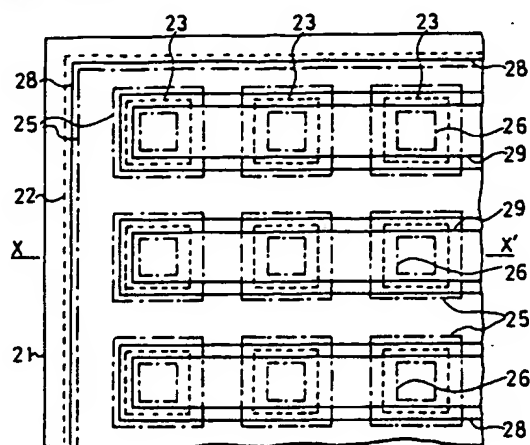


第1図(ロ)



特開昭 62-244170 (5)

第 2 図 (イ)



第 2 図 (ロ)

